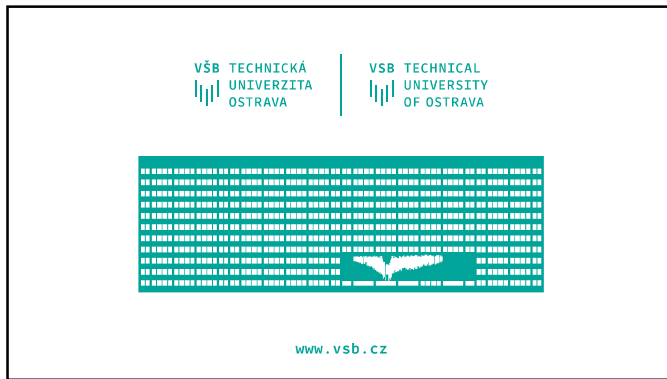
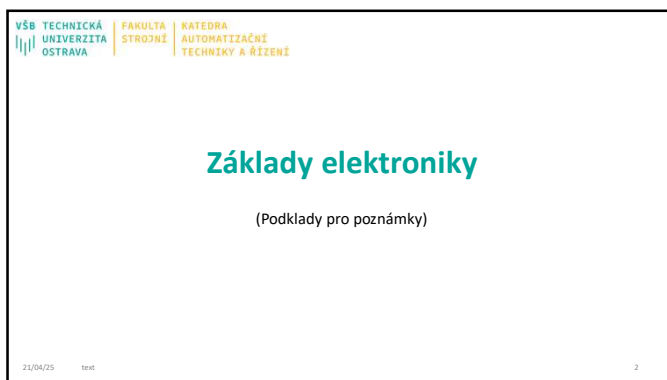
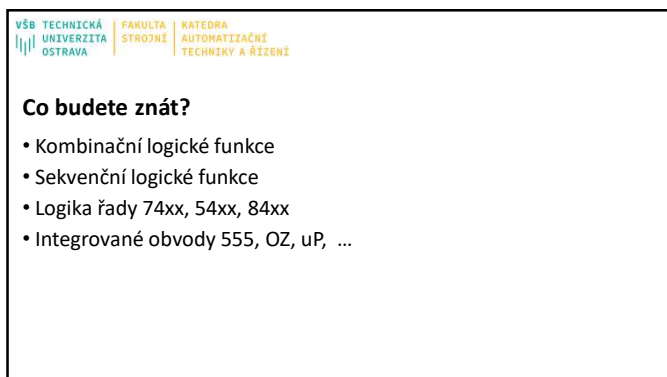






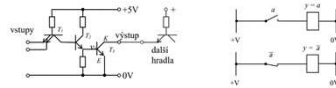


Kombinační logické funkce

- Základní logické funkce

Název zákona	Logický súčet	Logický súčin	Číslo rovnice
vyhlásení detho	$x \vee z = 1$	$x \wedge z = 0$	(1.7)
neutrálne	$x = 0 \vee z$	$x \wedge 1 = x$	(1.3)
agresivní	$x \vee 1 = 1$	$x \vee 0 = 0$	(1.5)
clempence	$x \vee x = x$	$x \wedge x = x$	(1.8)
absorpcie	$x \vee x \wedge b = x$	$x \wedge (x \vee b) = x$	(1.1)
	$x \vee \bar{x} \wedge b = x \vee b$	$x \wedge (\bar{x} \vee b) = x \wedge b$	(1.2)
de Morganovy	$x \vee \bar{x} \wedge y = y$	$x \wedge \bar{x} \vee y = y$	(1.1)

Negace výstupu NOT	Logický součin AND	Logický součet OR	Výškový součet XOR
$a \rightarrow \boxed{1} \rightarrow y = \bar{a}$	$a \rightarrow \boxed{\&} \rightarrow y = a \cdot b$	$a \rightarrow \boxed{\leq 1} \rightarrow y = a + b$	$a \rightarrow \boxed{-1} \rightarrow y = a \oplus b$
Negace výstupu NOT	Negovaný součin NAND	Negovaný součet NOR	Ekvivalence EQ
$a \rightarrow \boxed{1} \rightarrow y = \bar{a}$	$a \rightarrow \boxed{\&} \rightarrow y = \overline{a \cdot b}$	$a \rightarrow \boxed{\leq 1} \rightarrow y = \overline{a + b}$	$a \rightarrow \boxed{=} \rightarrow y = a \text{EQ} b$



21/04/25 text

4

[illegible]

Katedra automatizační techniky a řízení

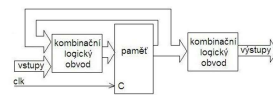
Sekvenční logické obvody

HLADINOU:

- horní
- dolní

HRANOU:

Sekvenční logický obvod



Obvod J-K, D, RS

5

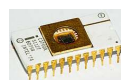
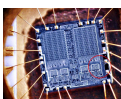
[illegible]

Integrované obvody

Integrovaný obvod (zkratka IO) je

Monolitické IO

Hybridní IO



21/04/25 text

6

[illegible]

VŠB TECHNICKÁ UNIVERZITA OSTRAVA | FAKULTA STROJNÍ | KATEDRA AUTOMATIZAČNÍ TECHNIKY A ŘÍZENÍ

Mezi hlavní výhody integrovaných obvodů patří:

Integrované obvody

Rozdělení podle stupně integrace (zdroj: [1])

Zkratka	Význam slova	OK (OK)	Počet tranzistorů	Počet logických	Typické analogové obvody	Typické digitální obvody
SSI	malá integrace (malá)	16K4	1 až 10	1 až 12	analogové zesilovače, komparátory, oscilátory	Logické členy, segment obvody
MSI	střední integrace (střední)	16K8	10 až 500	10 až 50	Operátory zesilovačů, komparátory	Multiplexory, demulxy, parity kontrolní jednotky
LSI	vysoká integrace (velká)	16K1	500 až 20 000	100 až 9 999	Integrované přijímače a vysílání, moduly do mikrobírných	analogové mikropočítadla, reálné paměti, mikrobírné procesory
VLSI	veliká integrace (veliká)	16K2	20 000 až 1 000 000	10 000 až 99 999		16 a 32bitové mikropočítadla
ULSI	ultra-vysoká integrace (ultra-veliká)	16K4	od 1 000 000	od 100 000		64bitové mikropočítadla

Zařízení obsahující integrované obvody:

21/04/25 text 7

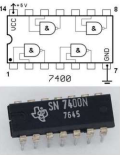
VŠB TECHNICKÁ UNIVERZITA OSTRAVA | FAKULTA STROJNÍ | KATEDRA AUTOMATIZAČNÍ TECHNIKY A ŘÍZENÍ

Seznam logických integrovaných obvodů řady

Řady logických obvodů

https://cs.wikipedia.org/wiki/Seznam_logick%C3%BDch_integrovan%C3%BDch_obvod%C5%AF_%C5%99ady_7400

https://cs.wikipedia.org/wiki/Seznam_logick%C3%BDch_integrovan%C3%BDch_obvod%C5%AF_%C5%99ady_CMOS_4000

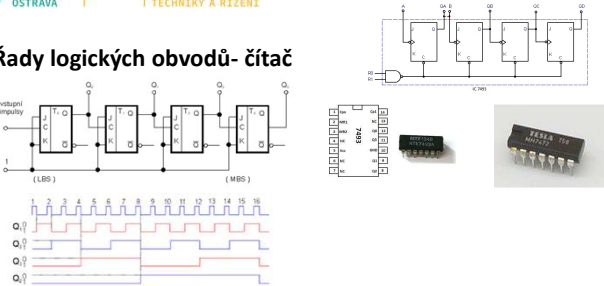


Obrázek 1.11 – Bráně NAND se dvěma vstupy

21/04/25 text 8

VŠB TECHNICKÁ UNIVERZITA OSTRAVA | FAKULTA STROJNÍ | KATEDRA AUTOMATIZAČNÍ TECHNIKY A ŘÍZENÍ

Řady logických obvodů- čítač



21/04/25 text 9

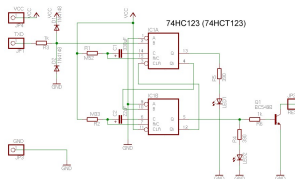


VŠB – TECHNICKÁ
UNIVERZITA
OSTRAVA

FAKULTA
STROJNÉ
TECHNICKÉ
A ŘÍZENÍ

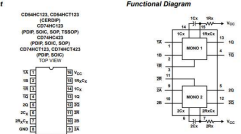
KATEDRA
AUTOMATIZAČNÉ
TECHNIKY A ŘÍZENÍ

Řady logických obvodů monostabil

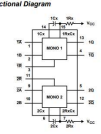


CD5474HC123, CD5474HCT123, CD74HC123, CD74HCT123

Pinout



Functional Diagram



TRUTH TABLE

		INPUTS				OUTPUTS	
		A	B	E	G	H	F
CD5474HC123							
0	0	0	0	1	1	1	1
0	0	0	1	0	1	1	1
0	0	1	0	1	1	1	1
0	1	0	0	1	1	1	1
0	1	0	1	0	1	1	1
0	1	1	0	0	1	1	1
0	1	1	1	0	1	1	1
1	0	0	0	1	1	1	1
1	0	0	1	0	1	1	1
1	0	1	0	0	1	1	1
1	0	1	1	0	1	1	1
1	1	0	0	0	1	1	1
1	1	0	1	0	1	1	1
1	1	1	0	0	1	1	1
1	1	1	1	0	1	1	1
CD74HCT123							
0	0	0	0	1	1	1	1
0	0	0	1	0	1	1	1
0	0	1	0	1	1	1	1
0	1	0	0	1	1	1	1
0	1	0	1	0	1	1	1
0	1	1	0	0	1	1	1
0	1	1	1	0	1	1	1
1	0	0	0	1	1	1	1
1	0	0	1	0	1	1	1
1	0	1	0	0	1	1	1
1	0	1	1	0	1	1	1
1	1	0	0	0	1	1	1
1	1	0	1	0	1	1	1
1	1	1	0	0	1	1	1
1	1	1	1	0	1	1	1

[illegible]

VŠE TECHNIČNÁ
UNIVERZITA
OSTRAVA

FAKULTA
STROJNÍ

KATEDRA
AUTOMATIZAČNÍ
TECHNIKY A ŘÍZENÍ

www.theengineeringprojects.com

Operační zesilovače

Vstupní rozptylový zesilovač

Druhá úroveň

Výstupní stupeň

TL084 Pinout

21/04/25
text
11

[illegible]

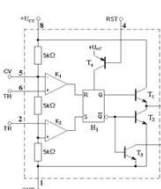


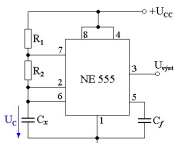
**VŠB – TECHNICKÁ
UNIVERZITA
OSTRAVA**

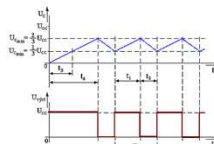
**FAKULTA
STROJNÍ**

**KATEDRA
AUTOMATIZAČNÍ
TECHNIKY A ŘÍZENÍ**

IO 555





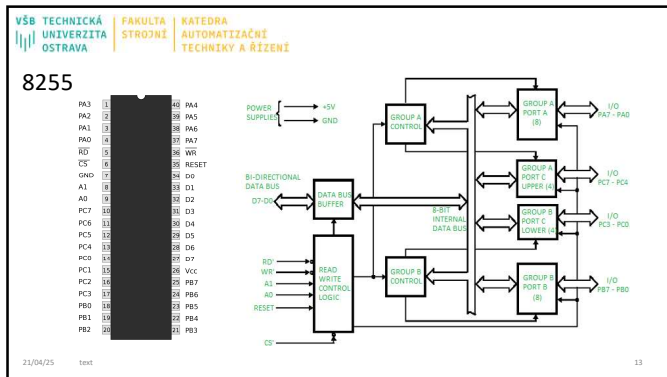


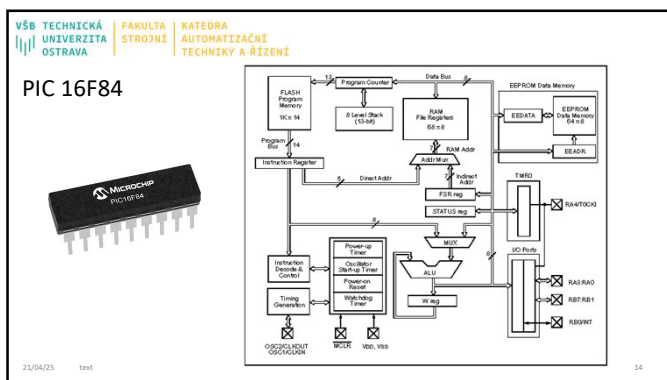


23/04/25

text

12





VŠB TECHNICKÁ UNIVERZITA OSTRAVA | FAKULTA STROJNÍ | KATEDRA AUTOMATIZAČNÍ TECHNIKY A ŘÍZENÍ

Co jste se dověděli?

- Kombinační logické funkce
- Sekvenční logické funkce
- Logika řady 74xx, 54xx, 84xx
- Integrované obvody 555, OZ, uP, ...
